

DIALOG(R)File 345:\npadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

7856159

Basic Patent (No,Kind,Date): WO 8102947 A1 19811015 <No. of Patents: 009>

FABRICATION OF MICROMINIATURE DEVICES USING PLASMA ETCHING OF
SILICON AND RESULTANT PRODUCTS (English)

Patent Assignee: WESTERN ELECTRIC CO (US)

Author (Inventor): MAYDAN D (US); FLAMM D (US); WANG D (US)

Designated States : (National) JP (Regional) DE; FR; GB; NL

IPC: *H01L-021/306; H01L-021/312

CA Abstract No: *96(04)027485F;

Derwent WPI Acc No: *C 81-79744D;

Language of Document: English; French; German; Japanese; Russian

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
CA 1160761	A1	19840117	CA 374721	A	19810406
DE 3174887	C0	19860807	EP 81901056	A	19810320
EP 49272	A1	19820414	EP 81901056	A	19810320
EP 49272	B1	19860702	EP 81901056	A	19810320
JP 3114226	A2	19910515	JP 90102777	A	19900418
JP 94042470	B4	19940601	JP 90102777	A	19900418
JP 57500399	T2	19820304	JP 81501391	A	19810320
US 4310380	A	19820112	US 138083	A	19800407
WO 8102947	A1	19811015	WO 81US349	A	19810320 (BASIC)

Priority Data (No,Kind,Date):

US 138083 A 19800407

WO 81US349 W 19810320

Plasma etching of silicon

Patent Number: ☐ US4310380
Publication date: 1982-01-12
Inventor(s): FLAMM DANIEL L; MAYDAN DAN; WANG DAVID N
Applicant(s): BELL TELEPHONE LABOR INC
Requested Patent: ☐ JP3114226
Application Number: US19800138083 19800407
Priority Number(s): US19800138083 19800407
IPC Classification: H01L21/306
EC Classification: H01L21/3065, H01L21/3213C4B2
Equivalents: CA1160761, ☐ EP0049272 (WO8102947), B1, JP1916631C, JP57500399T, JP6042470B, ☐ WO8102947

Abstract

By utilizing a fluorine-containing gaseous compound in a plasma etching process, isotropic etching of monocrystalline silicon (48) and doped or undoped polycrystalline silicon (54) is achieved. The etching processes, which are applicable, for example, to pattern delineation in the processing of semiconductor wafers, are substantially free of any proximity effects and are characterized by a high etching rate at relatively low power levels, high selectivity (with respect to, for example, silicon dioxide) and excellent uniformity. By mixing other gases (for example, chlorine) with the fluorine-containing gas, the amount of undercutting achieved during the etching process can be selectively controlled.

Data supplied from the esp@cenet database - I2

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A) 平3-114226

⑫ Int. Cl.³

H 01 L 21/302
C 23 F 4/00

識別記号

F

庁内整理番号

8122-5F
7179-4K

⑬ 公開 平成3年(1991)5月15日

審査請求 有 発明の頁 1 (全9頁)

⑭ 発明の名称 シリコンのプラズマエッチングを用いた微細構造デバイスの製法

⑮ 特 願 平2-102777

⑯ 出 願 昭56(1981)3月20日

⑰ 特 願 昭56-501391の分割

優先権主張 ⑱ 1980年4月7日 ⑲ 米国(U S) ⑳ 138,083

㉑ 発 明 者 フラム, ダニエル ロ アメリカ合衆国 07928 ニュージャージー, カザム タ
ーレンス ウンシツプ, ペムプルツク タウンシツプ 43

㉒ 出 願 人 ウェスターン エレク アメリカ合衆国 10038 ニューヨーク, ニューヨーク,
トリツク カムパニ ブロードウェー 222
ー, インコーポレーテ
ッド

㉓ 代 理 人 弁理士 岡部 正夫
最終頁に続く

明細書の浄書(内容に変更なし)

明 細 書

1. 発明の名称 シリコンのプラズマエッチング
を用いた微細構造デバイスの製
法

2. 特許請求の範囲

乾式エッチング装置中のフッ素を含む気体化合物からなる気体雰囲気中に作られたプラズマ中で、微細構造デバイスの少なくとも1つの表面中に柱方向に形成されたシリコンフィラメントをエッチングする工程を含む微細構造デバイスの製造法であって、

該シリコンフィラメントのエッチングに比べ該デバイスの該少なくとも1つの表面は本質的にエッチングしない反応生成物と、シリコン エッチング フッ素系物質を提供する該フッ素含有気体化合物を供給することにより該少なくとも1つの表面の材料に対し選択的にシリコンフィラメントを等方的エッチングすることからなり、

該フッ素含有気体化合物は、該1つの表面が二酸化シリコンの場合にあつては、三フッ化窒素、

三フッ化窒素、三フッ化臭素及び三フッ化ヨウ素の少なくとも一つからなるものである微細構造デバイスの製造法。

3. 発明の詳細な説明

本発明の要約

本発明はドライエッチングプロセスにより、デバイス中に微細線パターンを描く方法を用いた集積回路のような微細構造デバイスの製作に係る。

半導体ウエハのような加工材のパターン形成用に、ドライプロセス技術を用いることについて、かなりの関心がもたれている。そのような技術に対する関心は、従来の湿式エッチングに比べ、それらは一層に選択性がよく、且つ寸法的にも形状的にも制御性がよいことに起因している。従って、ドライエッチングはたとえば大規模集積回路(LSI)デバイスを形成するための半導体ウエハのプロセスにおけるパターン形成用に、次第に多く用いられつつある。

気体プラズマの作用を含む各種のドライエッチングプロセスは、たとえばC. J. Hoob (シー・ジュー・モガブ) 及びW. R. Marshberger (ダブリュ・アール・ハーシュバガー) による“パターン転写のためのプラズマ補助エッチング”

のようなデバイス及びシリコン基板又は□を含む微細構造の箇格を著しく下げ、且つ歩留りを改善するであろう。

本発明の要約

本発明は次のようなプロセス工程に従い微細構造デバイスの製作方法に用いるための、プラズマエッチングプロセスを実現する。すなわち、デバイスの他の表面に比べより高い選択性で、デバイスのシリコン表面をドライエッチング装置中でエッチングすべき工程を少くとも一つ含む。装置はアノード電極及びカソード電極間に形成されたプラズマを含み、電極の一つはエッチングすべきデバイスを保持する。プラズマは電極間の気体雰囲気電極に電界を印加することから生じる。気体雰囲気はフッ素を含む気体混合物から成り、混合物は電界の影響下で、装置中にシリコンをエッチングするフッ素を含む物質と反応生成物を発生させ、それらはシリコン表面のエッチングに比べ、デバイスの他の表面は本質的な□をエッチングしない。単結晶シリコン及びドーパされたあるいはされ

Journal of Vacuum Science and Technology (ジ

ャーナル オブ バキューム サイエンス アンド テクノロジー), 16(2), 1979年3月/4月に述べられているように、よく知られている。そこに示されているように、最近の社事は荷電粒子照射により化学反応が加速される様式で反応性ガスプラズマを用いる現行プロセスに、特に重点をおいてきた。

最近シリコン表面に微細パターン形成のために、高選択性あるプラズマエッチングプロセスを考察としようとするに、最近かなりの努力が払われてきた。特に実面的な関心の払われた仕事は、多結晶シリコンのエッチングに向けられてきた。多結晶シリコン回路は、ドーパされたものもドーパされないものも、金属-酸化物-半導体(MOS)型の64Kダイナミック・ランダム・アクセス・メモリ(RAMS)のような商業的に重要なLSIデバイスの要素である回路を形成する。従って、プラズマエッチングによるシリコンのパターン形成の改善された方法は、もし実現されれば、その

ない多結晶シリコンのドライエッチングは、フッ素を含む気体混合物から生じたプラズマ中の指定された条件下で、反応容器中において達成される。もしフッ素を含む気体のみを容器に導入すると、エッチングされた材料の端部プロファイルは、完全に非等方的である。たとえば懸架のような各種の他の気体を、フッ素を含む気体に加えることにより、混合されたエッチングプラズマが形成され、その場合アンダーカット(最大傾方向エッチング)の□は、混合物中に含まれる追加成分の体積パーセントの函数である。

シリコンに対する本質的に一様で、且つ比較的高いエッチング速度が、比較的低いパワーレベルで実現される。シリコンに対するエッチング速度は、LSIデバイスに含まれる各種の他の材料(たとえば、二酸化シリコン)より、著しく高い。更に、このプロセスで得られる端部プロファイルは、形状の寸法及び形状間の間隔には、本質的に独立である。“シリコン”という用語は、ここ及び請求範囲において、ドーパ及びドーパされない単結

品及び多結晶シリコンを含む一層的な意味で用いる。

先に提案された反応性プラズマを用いたドライエッチングプロセスにおいて、エッチングすべき材料は反応容器中に含まれる電極の一つの上に置かれる。そのような型のエッチング装置の一つにおいては、材料は接地されたアノード電極上に置かれる。別のそのような装置においては、材料はその駆動されたカソード電極上に置かれる。いずれの型の装置も、シリコンのプラズマエッチングをするフッ素を含む気体混合物とともに用いることができる。

特に有利な装置においては、材料が駆動されたカソード電極上にマウントされるプラズマエッチング装置中であらかじめ処理された材料は、更に本発明に従い処理される。従って、ここでの主な重点は材料が駆動カソード電極上に置かれる装置中で実施されるエッチング技術に置く。そのようにすると、連続した高歩留りの製作工程が実現される。

たとえばアルミニウムでできた導電性試料ホルダ18を含む。一例ではホルダ18の底面はその上に7個の7.6mm (3インチ) ウエハを置くように設計された25.4mm (10インチ) の円状表面を成す。

底面(すなわち前面)をエッチングすべきウエハ20は第1図において、ホルダ18の底面上にマウントするように示されている。ウエハ20は窓が貫通しているカバープレート24により、ホルダ18上に位置を定めて保持されている。窓はウエハ20と位置合わせをして配置されており、位置合わせされた各ウエハより、わずかに直径が小さい。そのようにして、各ウエハの前面の主要部分は、エッチングのために露出される。何らかの仮想的な手段(図示されていない)により、カバープレート24はホルダ18に固定される。

第1図のエッチング装置に含まれるカバープレート24は、エッチングガスと化学的に反応して不揮発性物質を形成しない低スパッタ材で作られている。適当なそのような材料には、酸化

駆動カソード電極上にマウントされた材料の荷電粒子照射により化学反応が促進される方式で、反応性気体プラズマを用いるプロセス及び装置は知られている。そのようなプロセスの有利な一つが、Proc. 6th Int'l Vacuum Congr. 1974, Japan, J. Appl. Phys., suppl. 2 pt. 1, (プロシーディングス シックス インターナショナル バキューム コンGRESS 1974, ジャパン, ジュー, アブライド フィジックス サプリメンタル 2, ビーティー 1.) 435-438頁, 1974に述べられている。

たとえば、反応性プラズマエッチングは第1図に示された型の平行平板容器又は第2図に示された型のいわゆる多面体容器中で行われる。

第1図に示された平行平板反応容器の具体例は、円筒状非導性部12及び2個の導電性プレート14及び16により規定されたエッチング容器10から成る。たとえば、部分12はガラスで作られ、プレート14及び16はそれぞれアルミニウムで作られる。加えて、示された反応容器は、

たアルミナ及び溶融石英が含まれる。

第1図に示される試料ホルダ24はラジオ周波同調回路26を経て、ラジオ周波発振器28に容量的に結合され、発振器は一例として、13.56メガヘルツの周波数でホルダ18を駆動するように設計されている。更に、ホルダ18はインダクタ30及びキャパシタ32から成るフィルタ回路を通して、メータ34に結合され、メータはホルダ18に印加されるラジオ周波電圧のピーク値を近似する直流電圧を示す。

第1図において、端部プレート14は接地のような基準電位点に接続されている。プレート14は示された反応容器のアノードである。試料ホルダ18は反応容器の駆動されるカソードを構成する。第1図に示された型の具体的な反応容器の一例においては、アノード-カソード間隔は約25.4mm (10インチ) でアノードプレートの直径は約43.2mm (1.7インチ) であった。

第1図の装置の端部プレート16はまた、接地は接続されている。加えて、ホルダ18を囲む間

口端円筒シールド36は、プレート16、従って接地に接続されている。ホルダ18の一部はプレート16を回り、非導電性密管38によりそれから電気的に接続されている。

フッ素を含む気体雰囲気第1図の容器10中に実現される。気体は恒定的な供給源40から、示された容器中に流れるよう調節される。加えて、通常のポンプ系42により、先に述べた低圧条件が容器中に維持される。

フッ素を含む適当な気体化合物を容器10(第1図)中に導入し、以下で詳細に述べるように、アノード14及びカソード18間に電界を印加することにより、容器10中に反応性プラズマが発生する。その中に作られたプラズマはエッチングすべき試料表面のすぐ近くに、均一な噴射空間をもつ。エッチングプロセス中試料表面に形成された反応性生成物は、系42により容器から排出される。

上に述べた型の反応性多面体反応容器中でエッチングプロセスを行うのが有利である。その具体

例の一つの概略を、第2図に示す。

第2図に示された系は、たとえばアルミニウム又はステンレススチールのような導電性材料で作られた円筒状エッチング容器100から成る。容器100内の中心に、試料ホルダ102がマウントされている。第2図に示された特定のホルダ102の例は、6個の平坦な表面又は小表面を含む。具体例として、各表面はその上に4個の15.2mm(6インチ)ウエハをもつように設計されている。そのようなウエハの一つは、第2図で参照数字104と記されている。

容器100及び第2図の試料ホルダ102間にはさまれて、支持された格子要素106がある。加えて、第1図の説明に照応して上で述べたのと同様に、第2図の装置の試料ホルダは、ラジオ周波数発振器108及び付随した通常の要素に、電気的に結合されそれにより駆動される。

第2図にも概略的に示されるように、指定された気体又は気体混合物を、示された反応容器中に導入するための気体供給源110及び容器中に先

に述べた低圧条件を実現するための、恒定的なポンプ系112がある。

第3図は第1図の容器10又は第2図の容器100中でエッチングすべきウエハの一つの部分の断面を示す。第3図において、概略的にパターン形成されたマスク層46が、たとえば約1ないし10オームセンチメートルの抵抗率を示すようにp又はn形にドーパされた単結晶シリコンでできた基板48上に形成されているのが示されている。シリコン基板48のマスクされない部分は、等方的にエッチングされ図49で示されるように、その中にくぼみ形成する。

単結晶シリコン中に凹状を等方的にエッチングできる能力は、微細電子デバイスの製作に因応して、実用上重要である。従って、たとえば第3図の基板48中にエッチングされたくぼみ49は、LSIデバイス製作プロセスの一例であり、その場合示されたくぼみ中に順次形成された誘電材料は、基板48を含むLSIチップ中の隠蔽した要素を電気的に分離する働きをする。

製作プロセス中基板又は単結晶シリコン層の等方的エッチングを必要とする他のデバイス製造は、当業者には周知である。更に、ここで述べた等方的エッチングプロセスはまた、シリコンウエハの酸化工程にも適用でき、そのような酸化は比較的速く、且つ均一に行われる。

多結晶シリコン層の等方的エッチングは、LSIデバイスの製作で特に重要である。従って、たとえばMOS RAMの作製において、多結晶シリコンの薄い層を密にパターン形成する製作工程が、典型的な場合必要である。たとえば、そのようなデバイス製作工程の一つには、多結晶2レベルと共に呼ばれるドーパされていない多結晶シリコン層の非等方的エッチングが最初に含まれる。典型的な場合、多結晶2レベルは非等方にエッチングされた後、第7図の説明に因応して、以下の詳細な説明から明らかになるように、あらかじめパターン形成されたドーパ多結晶シリコン層(いわゆる多結晶1レベル)の下部分を含む。もし、これらの下の多結晶2部分が製作中の層相

途から除去されなければ、欠陥のあるデバイスが生じやすい。従って、下の多結晶2部分の除去が必要である。そのような除去はここで述べた型の乾式エッチング工程で行うと有利である。

第4図はエッチングすべき多結晶シリコン層を含む理想的なデバイス構造の一部分の断面を概略的に示す。第4図において、二酸化シリコンの層（たとえば、50ナノメートル（50.0オングストローム）厚）の層50が、単結晶シリコン層52上に示されている。層50の最上部に、約500ナノメートル（500.0オングストローム）厚の多結晶シリコンの層54がある。エッチングすべき層54の最上部に、概率的にパターン形成されたマスク層56がある。

第4図は層54がアンドープ又はドーパ多結晶シリコンで作られた一层的な層と考えるべきである。第4図の層54の等方性エッチングは、曲線の陰影で表されている。完全に等方的なプロフィールが、線58により表されている。そのようなプロフィールにおいて、縦方向のエッチング（アンダ

ーカット）の最大量は第4図中でaにより表され、エッチングされた層54の厚さに等しい。

ここで、“ドーパされた”多結晶シリコンという用語は、リンのようなドーパントが添加された多結晶シリコン層をさす。たとえば、そのような層中のドーパントの濃度は、20ないし100オームセンチメートルの範囲の抵抗となるように制御される。

第3図及び第4図に示されたパターン形成された層46及び56を形成するのに、各種の材料が用いられている。これらの材料には、有機又は非有機レジスト、二酸化シリコン、酸化マグネシウム、酸化アルミニウム、チタン、タンタル、酸化タングステン、酸化コバルト、チタン、タンタル及びタングステンの耐熱性シリサイドが含まれる。これらの材料で作られたマスク層は、概率的なリンググラフィ及びエッチング技術を用いて、パターン形成される。

単結晶シリコン及びドーパ又はアンドープ多結晶シリコンの完全に等方的なプラズマ補助エッチ

ングは、純粋な三フッ化塩素気体雰囲気中で行われる。先に述べたように、エッチングはたとえば第1図中に示された型の平行平板反応容器又は第2図中に示された型の多面体反応容器中で行われる。そのような装置中でのエッチングの場合、具体例に従うと約67マイクロバル（50マイクロメートル）の圧力が、エッチング容器中に作られる。平行平板反応容器の場合、エッチング容器への三フッ化塩素の気体流は、たとえば1分当り約10立方センチメートルが有利である。多面体反応容器の場合、三フッ化塩素の流量は、たとえば1分当り約30立方センチメートルにされる。

（周知のように、選択される具体的な気体流量は、具体的な反応容器の設計とそれの中での所望のエッチング速度に、大きく依存する。）更に、たとえば1平方センチメートル当り約60ワットのパワー密度が、多面体反応容器中でエッチングすべき試料表面に実現される。

先に述べた具体例で実現される具体的な条件の場合、単結晶シリコン、アンドープ多結晶シリコ

ン及びドーパ多結晶シリコンは、それぞれ1分当り約175、120及び120ナノメートル（1750、1200及び1200オングストローム）速度で、先に述べた装置中でそれぞれ等方的にエッチングされる。

上に述べた型の等方性エッチングプロセスは、たとえば二酸化シリコン及びHPR-204（フリップエイ ハントケミカル会社 バリサデスパーク ニュージャージから市販されている）のような概率的なレジストの両方に対し、比較的高いエッチング速度を有する。先に述べた具体的なプロセスの例では、シリコンは二酸化シリコンより約50倍、レジストより約5倍速くエッチングされる。更に、先に述べたプロセスは又、リンドーパガラス及びシリコン窒化物のような材料より、約50倍速くシリコンをエッチングする。LSIデバイス製作におけるそのような比較的高いエッチング速度差の実用的な重要性は、明らかである。

三フッ化塩素を用いた上に述べた等方的プラズ

マ補助エッチングの例は、単に例を示すことを目的としたものである。より一般的には、そのようなエッチングは圧力、気体流量及びパワー密度をそれぞれ2.7ないし666マイクロバル（2ないし500マイクロメートル）、1分当り2ないし300立方センチメートル及び1平方センチメートル当り0.01ないし1ワットに選んで行われる。

先に述べたプラズマ補助エッチングプロセスにおいて、三フッ化塩素は印加電界の影響で、反応器中で分解しフッ素原子を生じ、それはシリコンを等方的に速くエッチングするが、二酸化シリコンのような他の材料は比較的ゆっくりエッチングする。更に、エッチング中容器内に形成される他の反応生成物も又、シリコンがエッチングされる速度に比べゆっくりと、二酸化シリコンのような他の材料材料をおかす。

特定の条件下では、二酸化シリコンのような他の材料に比べ選択性の高いドライエッチングプロセスで、等方的にシリコンをパターン形成するために、他のフッ素を含む気体化合物が適当である。

これらの他の化合物も又反応器中で分解し、フッ素系物質を形成し、それらはシリコンをエッチングし、シリコンのエッチングに比べ二酸化シリコンのような他の材料は本質的にはエッチングしない反応生成物を形成する。三フッ化窒素 (NF_3)、三フッ化臭素 (BrF_3) 及び三フッ化ヨウ素 (IF_3) のような他のフッ素を含む気体化合物も、たとえば二酸化シリコンに比べ選択性よく等方的にシリコンをエッチングするために使用できる。そのようなエッチングはプラズマ補助エッチングプロセスで、第1図又は第2図に示された型の装置中で行われる。

そのような装置において、 NF_3 、 BrF_3 及び IF_3 を用いたプラズマ補助エッチングは、上の CF_4 の場合の確固に、圧力、気体流量及びパワー密度を選択することにより行われる。

先に述べたフッ素を含む各気体化合物は、他の成分と混合しなくとも、それ自身シリコンを等方的にエッチングする効果がある。しかし、気体混合物を用いることにより、エッチングパラメータ

のいくつかを選択的に変えることが容易である。従って、たとえば三フッ化塩素はシリコンのエッチング速度を選択的に減速するために、アルゴンのような不活性ガス又は四フッ化炭素又は塩素と混合してもよい。更に、フッ素又は四フッ化炭素又は塩素を三フッ化塩素に加えると、シリコンエッチングプロセス中起るアンダーカットの量を、選択的に制御することが可能になる。塩素を添加気体として用いたそのような制御の具体例が、第5図に示されている。

第5図のグラフにおいて、エッチング中起るアンダーカットの量が、三フッ化塩素及び塩素の混合物中に含まれる三フッ化塩素の体積パーセントを変えて示されている。第5図中の a/b は第6図中に実験的に規定されている。第6図はエッチングすべき目標値を断面で示す。

第6図において、エッチングすべき多結晶シリコン層60は、たとえば二酸化シリコンでできた層62が上にあるように示されている。層60の厚さ b で印されている。多結晶シリコン層60の

最上層は、たとえばレジスト材料でできたパターン形成された層64である。層60中の最大縦方向エッチング寸法は、 a で印されている。最大アンダーカットの場合、エッチングプロセスは完全に等方的で、 a は b に等しい。

第5図に示されるように、完全に等方的なエッチング ($a/b = 1$) は、反応径スバックエッチング器中の気体雰囲気、完全に三フッ化塩素で作られたときに起る。三フッ化塩素の体積パーセントがそれに塩素を加えることにより減少すると、縦方向のアンダーカットの量は減少する。混合物の三フッ化塩素の量がゼロに減少し、器中に純粋な塩素雰囲気が起ると、縦方向アンダーカットは起らず、エッチングプロセスは完全に非等方的 ($a/b = 0$) になる。

現在のドライエッチングプロセスを応用すると特に有利なことの一つは、LSI MOS RAM の製作である。そのようなデバイスの一部の典型的な断面図が、第7図に示されている。

第7図はシリコン基板70及び二酸化シリコン

領域72を含む。領域72の一部は多結晶1層と印されたドーパ多結晶シリコン層74を含む。アンダーカット多結晶シリコン層76（多結晶2）が、酸化物領域72の最上部に配置されている。やはり二酸化シリコンでできたパターン形成されたマスク層78が、多結晶2層76の最上部に、緻密な技術により形成される。

第7図に表された型のデバイスの製作工程において、酸化物層72は最初に緻密的なエッチング工程でパターン形成され、その場合酸化物層72は典型的には多結晶1層74の右の垂直な端部に対し、アンダーカットされている。デバイスの具体例において、アンダーカットの量は約200ナノメートル（2000オングストローム）であった。従って、多結晶2層の以後の形成中、多結晶シリコン材料のいわゆるフィラメントが、多結晶1層74の下に形成される。第7図において、多結晶シリコンフィラメントは参照数字80で印されている。フィラメントが以下のプロセスで除去されなければ、当業者には周知のように、それを原因

として、デバイスの故障が発生することがある。

第7図の多結晶2層76中に形成すべきパターンは、マスク層78により規定される。次に、層76の非等方性エッチングを行う。そのようなエッチングの結果、領域83及び84間の層76の区切られた部分82が除去される。しかし、そのような非等方性エッチングは、多結晶シリコンフィラメント80は除去しない。

フィラメント80はフッ素を含む気体化合物を用いて、ここで述べた型の等方性プラズマ補助エッチング工程で除去される。そのようなエッチング工程は、多結晶シリコンフィラメント80を除去するのに効果的である。（もちろん、先に多結晶2層76中に形成され、垂直な領域83、84により規定される開口は、わずかに斜方向に拡大する。）更に、二酸化シリコンに対する本発明のエッチングプロセスの優れた選択性により、区切られた領域82の下に酸化物層72の部分は、多結晶シリコンフィラメント80のエッチング中、比較的影響を受けない。たとえば、エッチングす

べきフィラメントの斜方向の大きさが200ナノメートル（2000オングストローム）ならば、層の両面となる部分は、わずかに約4ナノメートル（40オングストローム）だけ細くなる。

ここで述べた本発明のエッチングプロセスは、比較的高いエッチング速度及び試料面とともに各試料で比較的均一性の高いエッチング速度を実現する。実際、そのようなエッチング速度の変化は、約5パーセントを超えなかった。

加えて、ここで述べたプロセスはどのような近接効果をも示さない。（周知のように、近接効果はマスク要素間の間隔の関数としての、等方性エッチング中のアンダーカットの斜方向の大きさである。）より一般的には、これらのプロセスのそれぞれの端部プロファイル、エッチング速度及び選択性は、エッチング操作に含まれる具体的なパターン形状、寸法及びマスク材料には本質的に独立であることが確認された。又、重要なことは、ここで述べたプロセスは比較的低いパワーレベル及び二酸化シリコンのような材料に対し、高エッチ

ング速度の差で行われることである。

4. 図面の簡単な説明

本発明のいくつかの実施例について、添付した図面を参照して、例をあげて述べる。図面において、

第1図は本発明のプロセスを実施するとができる平行平板反応容器の概略を示す図、

第2図は本発明のプロセスが実行可能な多面体反応容器の概略を示す図、

第3図は本発明に従いエッチングできるマスクされた単結晶シリコン部の断面図、

第4図は本発明に従いエッチングされるマスクされた多結晶シリコン部の断面図、

第5図は第6図とともにエッチング混合物中に含まれるフッ素を含む気体の体積パーセントに従い、エッチングされた層のアンダーカットが変化する様子を示す図、

第7図は本発明に従い製作されるLSIデバイスの一部を示す断面図である。

〈主要部分の符号の説明〉

72 ……二酸化シリコン領域

80 ……シリコンフィラメント

出願人：ウエスタンエレクトリック
カンパニー、インコーポレーテッド

代理人：岡部正

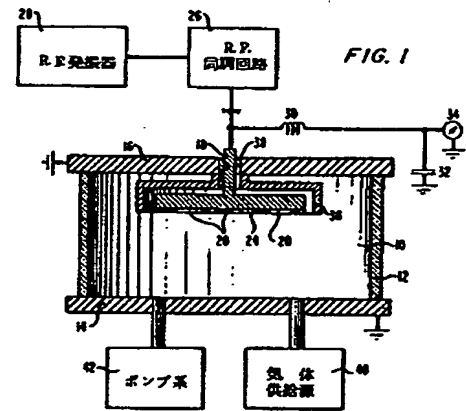


FIG. 3

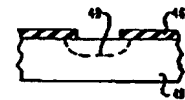


FIG. 4

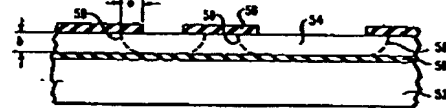


FIG. 2

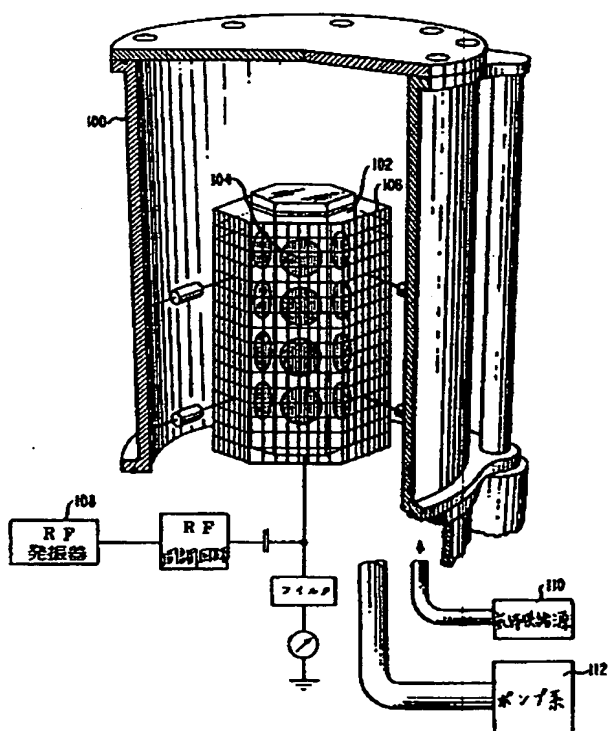


FIG. 5

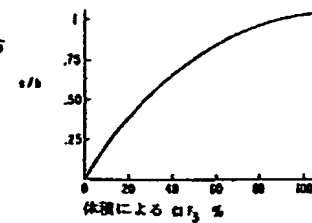


FIG. 6

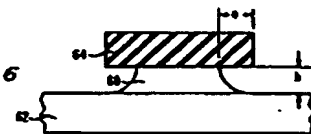


FIG. 7

